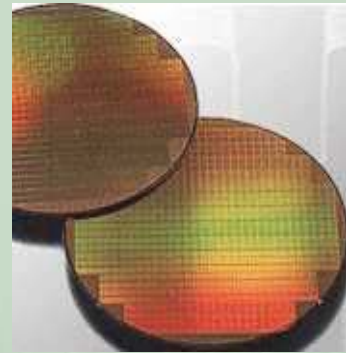


# 半導體製程簡介

指導教授： 盧淵源 教授  
小組別： 第二組  
班別： 企業管理研究學分班  
小組成員： 阮一品 楊月如  
              余全忠 鄭豐堯  
              葉國隆 徐澄欽  
              陳文祥 連勝祥

# 大綱

- IC的簡介
- 半導體活動價值鏈
- 晶圓設計 (Circuit Design)
- 晶圓製造流程 (Wafer Foundry)
- 晶圓測試流程 (Wafer Probing)
- IC封裝流程 (Assembly)
- 高階封裝技術
- IC測試流程 (Final Test)
- 上板測試 (Board Test)
- Q & A



# What IC is?

IC (Integrated Circuit, 積體電路)，又被稱為是「資訊產業之母」，是資訊產品最基本、也是最重要的元件。

IC 是將電晶體、二極體、電阻器及電容器等電路元件，聚集在矽晶片上，形成完整的邏輯電路，以達成控制、計算或記憶等功能，為人們處理各種事務。

IC 種類複雜，但可粗分為記憶體 IC、微元件 IC、邏輯 IC 及類比 IC 四大類。

IC 的製作過程，由矽晶圓開始，經過一連串製程步驟，包括光學顯影、快速高溫製程、化學氣相沉積、離子植入、蝕刻、化學機械研磨與製程監控等前段製程，以及封裝、測試等後段製程方始完成。

近來逐漸成為半導體製程技術主流的銅製程，其製作流程則與傳統鋁導線製程稍有不同。



# MARKET SEGMENT- 3C

**Consumers**

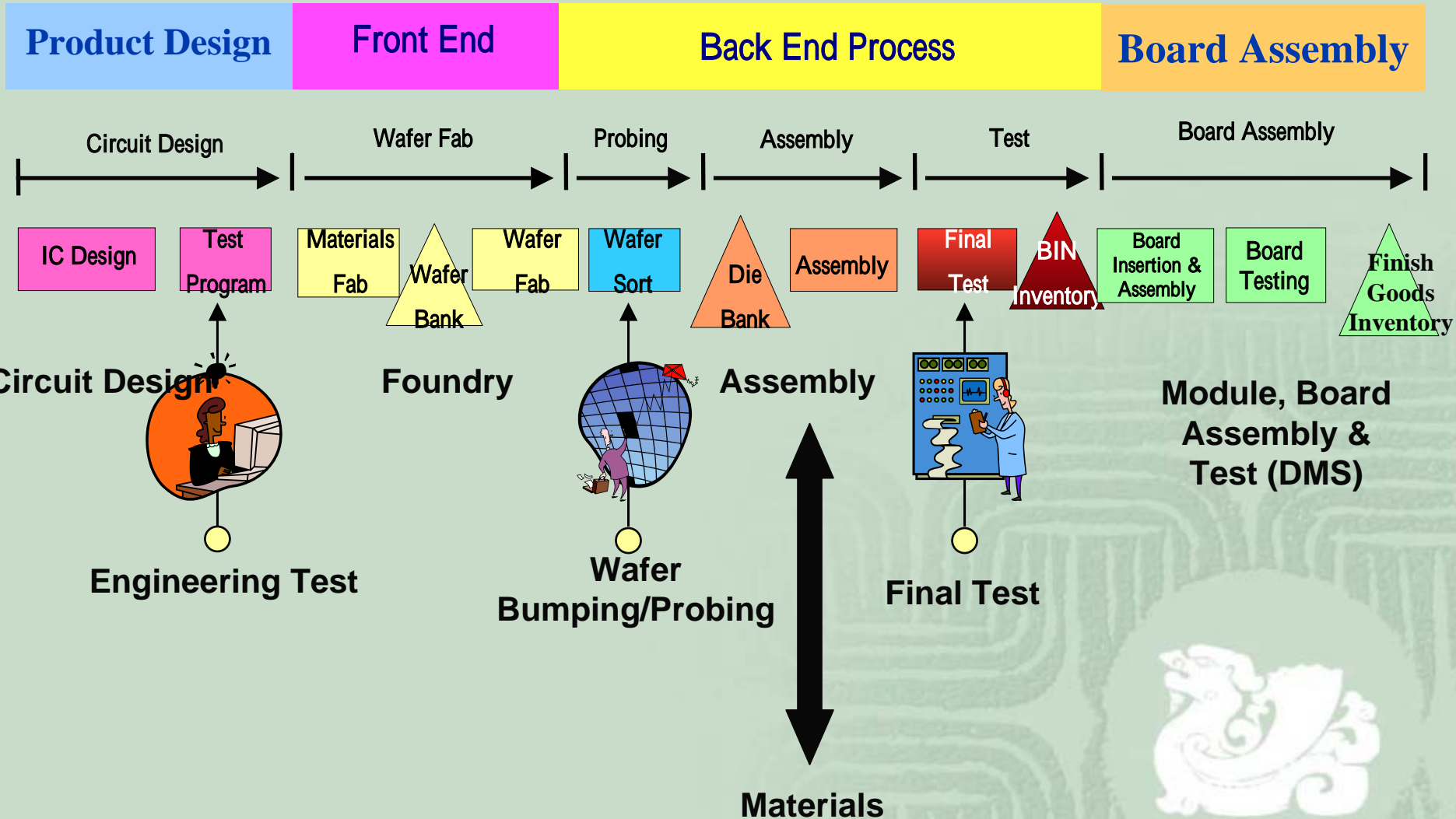
**Communications**



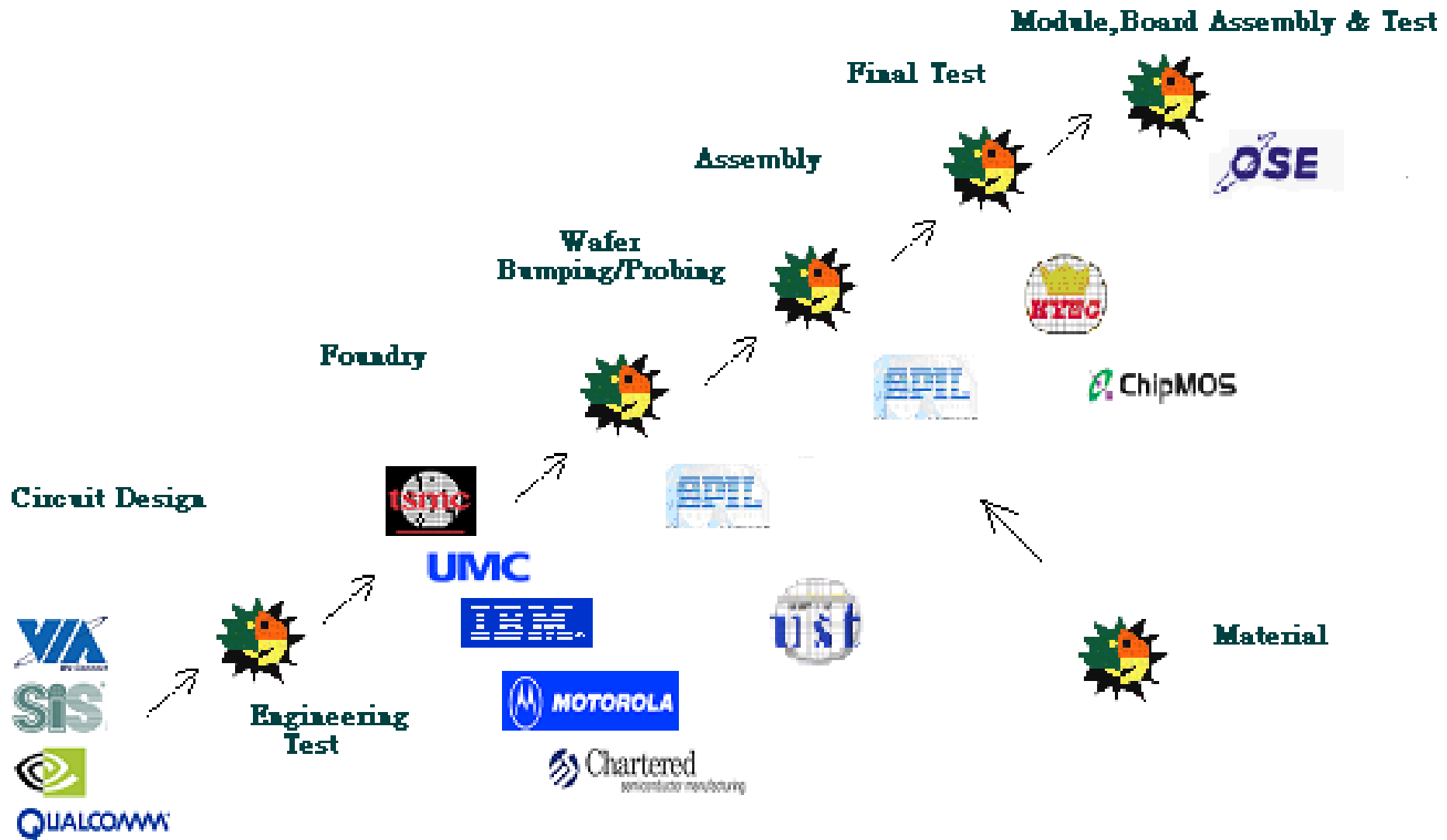
**Computing**



# 半導體活動價值鏈

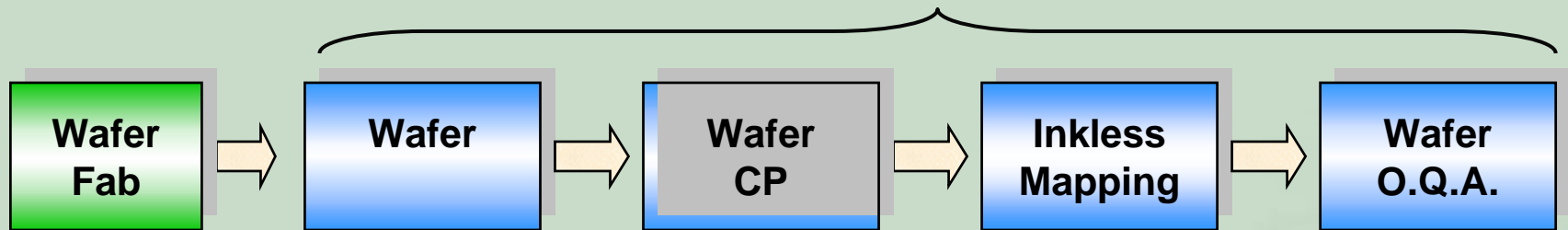


# 半導體活動價值鏈

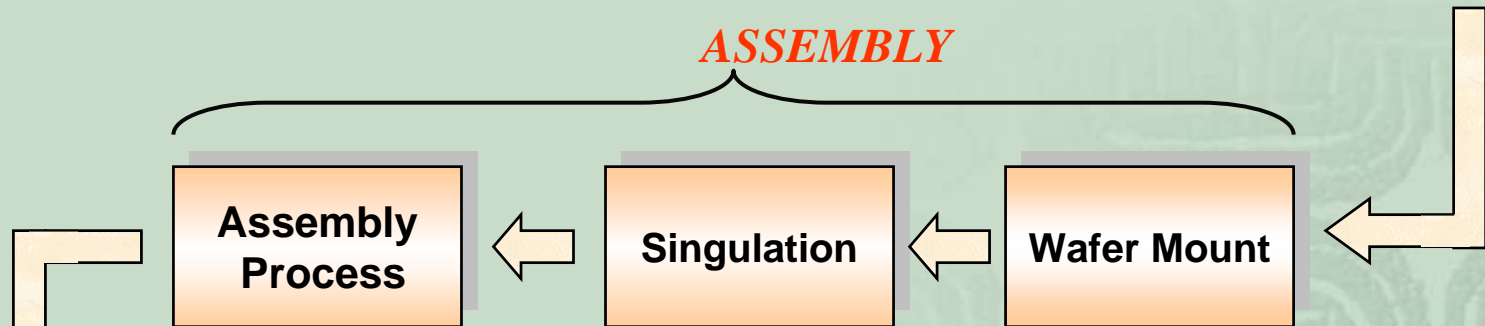


# 半導體活動價值鏈 Flow

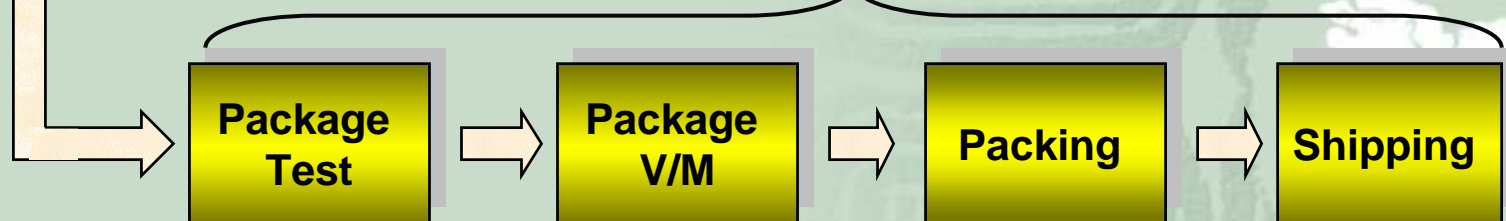
## *Wafer Sort*



## *ASSEMBLY*



## *Final Test*

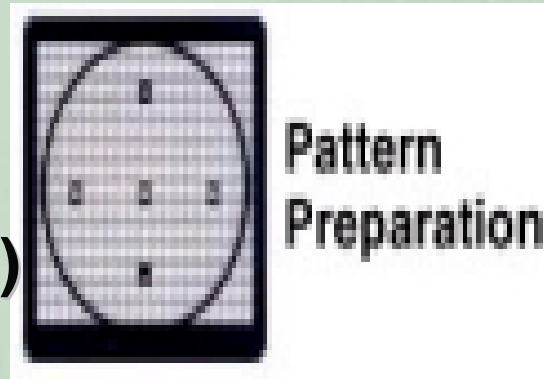


# 晶圓設計(Circuit Design)

## DESIGN HOUSE (設計廠)



- 產品需求 (Product Request)
  - 電路設計 (Circuit Design)
  - 電路模擬 (Simulation)
  - 電路佈圖 (Circuit Layout)
  - 佈圖模擬 (Layout Simulation)
  - 光罩製作 (Mask)
  - 晶柱成長 (Czochralski Growth)
  - 晶圓切片 (Wafer Slice)





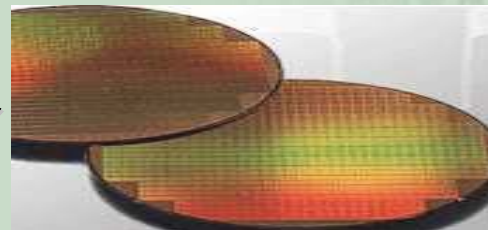
# 晶圓製造流程(Wafer Foundry)

## WAFER FAB (晶元廠)

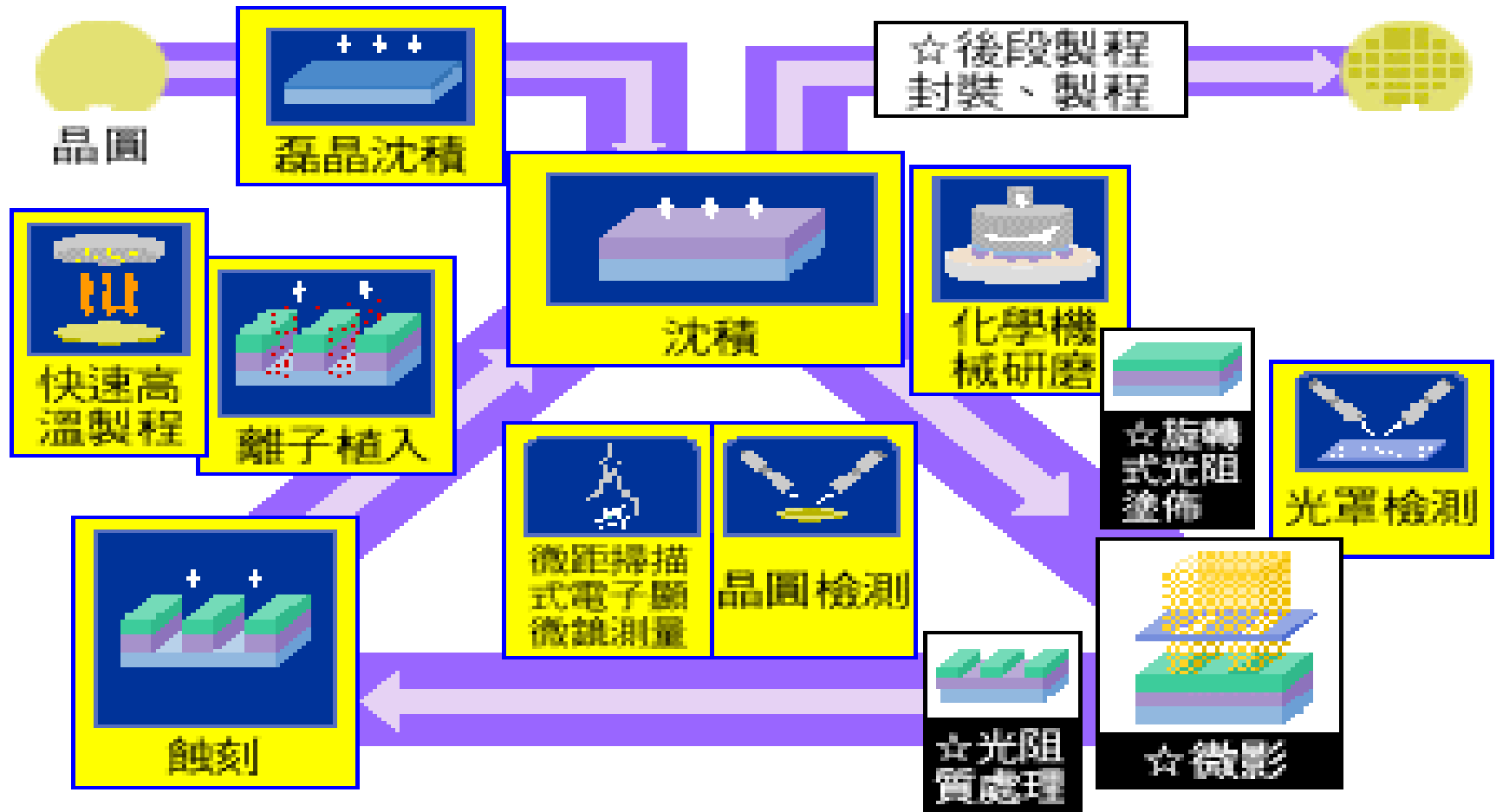


### •晶圓製程 (Wafer Process)

- 氧化模成型
- 感光劑塗佈
- 乾板設計組合
- 曝光顯像
- 定影顯像
- 蝕刻溶解
- 高溫擴散 / 離子植入
- 金屬蒸著
- 成型晶圓



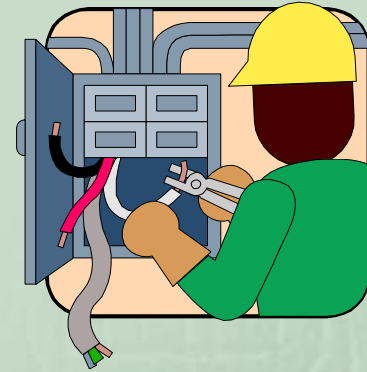
# 晶圓製造流程(Wafer Foundry)



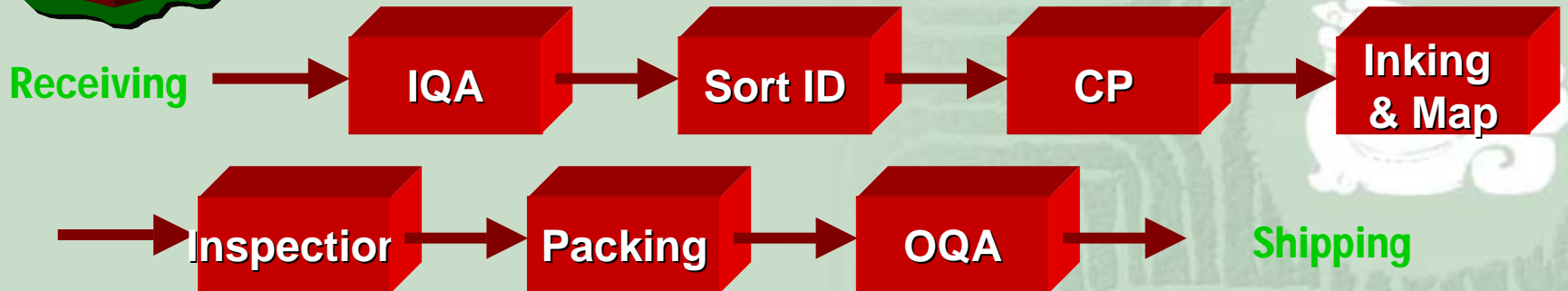
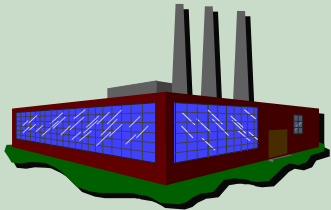
# 晶圓測試流程(Wafer Probing)

## TESTING HOUSE (測試廠)

- Laser Repair
- Inking
- Inkless Map



Wafer Fab



# IC封裝流程(Assembly)

## ASSEMBLY HOUSE (封裝廠)

- 晶粒切割 (Wafer Saw)
- 黏晶 (Die Attach)
- 焊線 (Wire bond)
- 封膠 (Molding)
- 化學處理 (電鍍/合成/酸洗..)
- 切腳成型 (Trim form)
- 印字 (Top Mark)
- 檢測 (Inspection)



# IC封裝流程(Assembly)

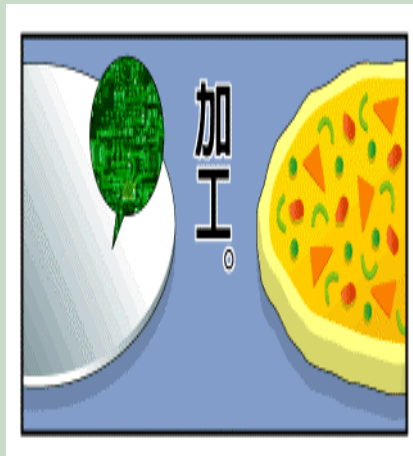
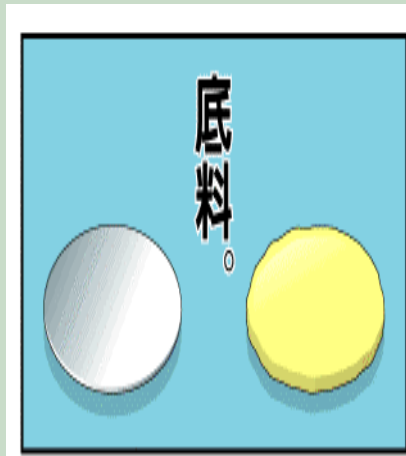
## *Front End*

<b>Back side grinding</b>
<b>Wafer plasma</b>
<b>Wafer mount</b>
<b>Wafer saw</b>
<b>2<sup>nd</sup> optical insp.</b>
<b>UV erase</b>
<b>Die attach</b>
<b>Epoxy cure</b>
<b>Strip plasma</b>
<b>Wire bond</b>
<b>3<sup>rd</sup> optical insp.</b>

## *Back End*

<b>Molding</b>
<b>Dejunk/Trim</b>
<b>Back side marking</b>
<b>Post mold cure</b>
<b>Electric Deflash</b>
<b>Solder plating</b>
<b>Ink marking/Cure</b>
<b>Forming/Singulation</b>
<b>Final visual insp.</b>
<b>Packing</b>
<b>Shipping</b>

# IC封裝流程(Assembly)



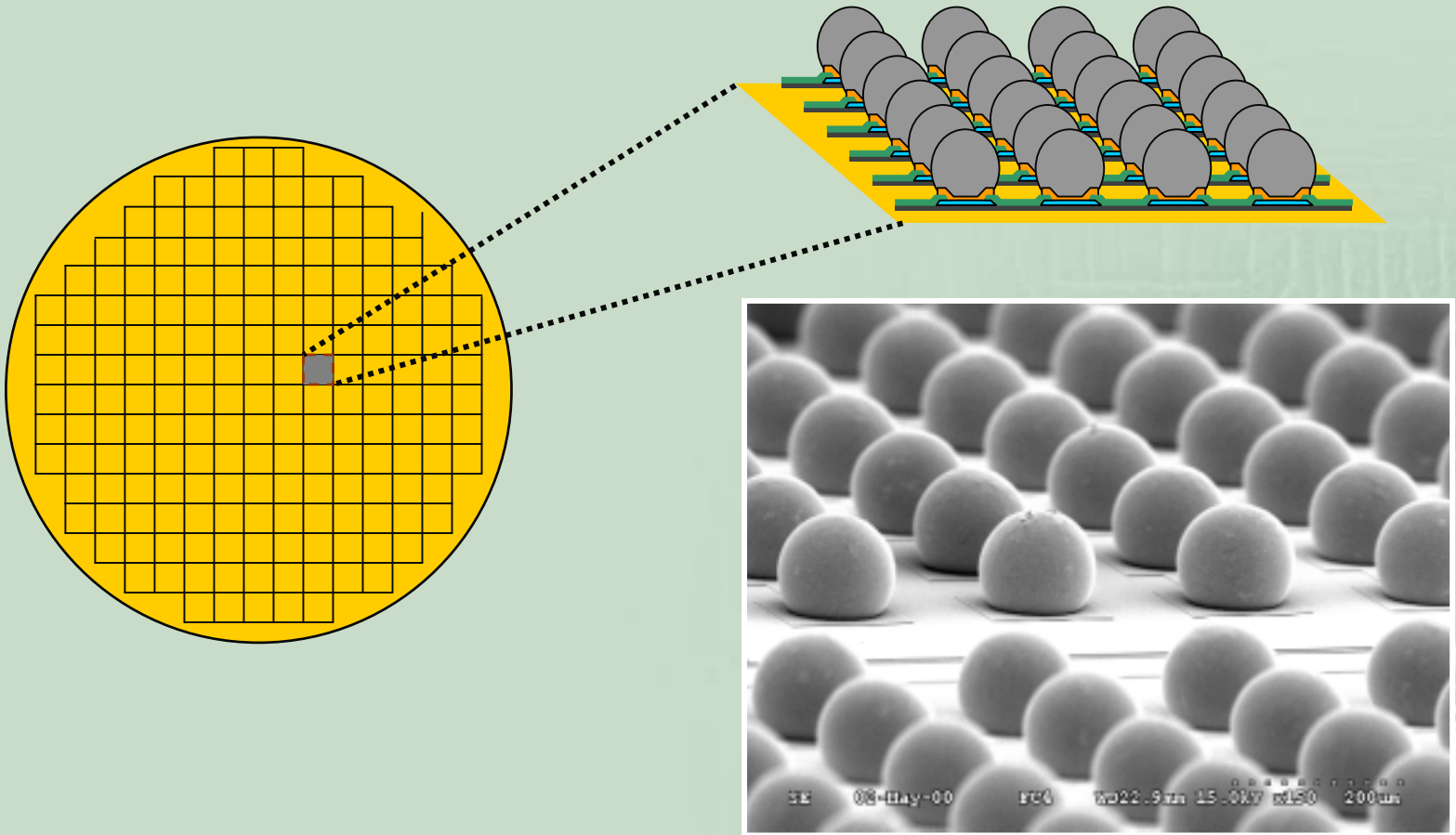
Web Site: <http://www.river.com.tw>

Web Site: <http://www.river.com.tw>

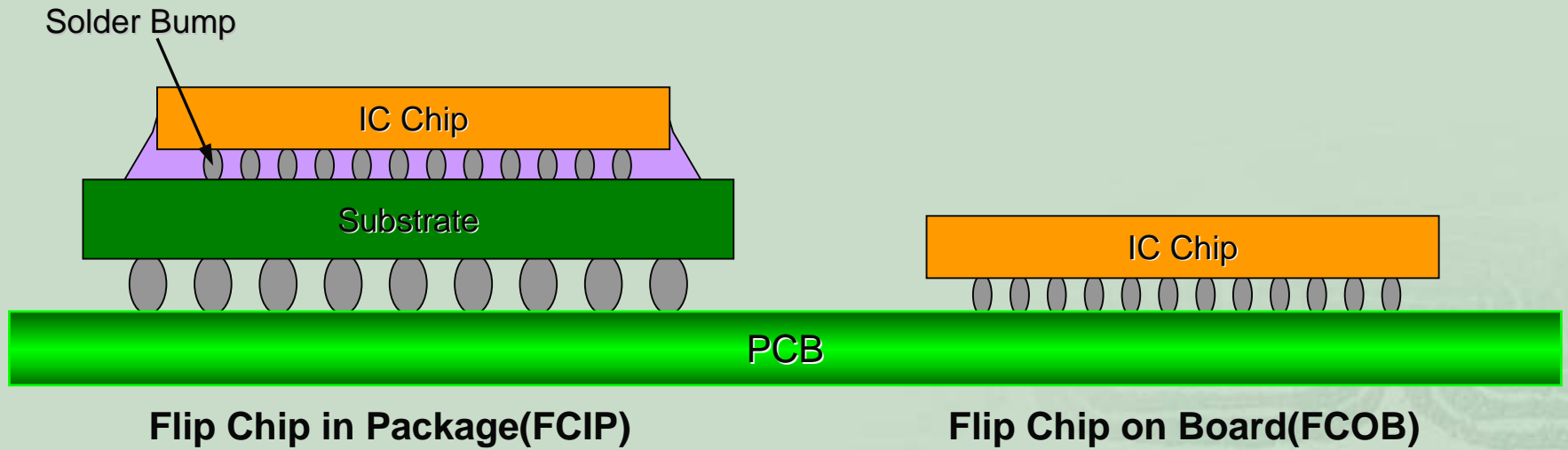


living.sina.com.tw【生活報報】 ©2000 BY RIVER COMIC STUDIO

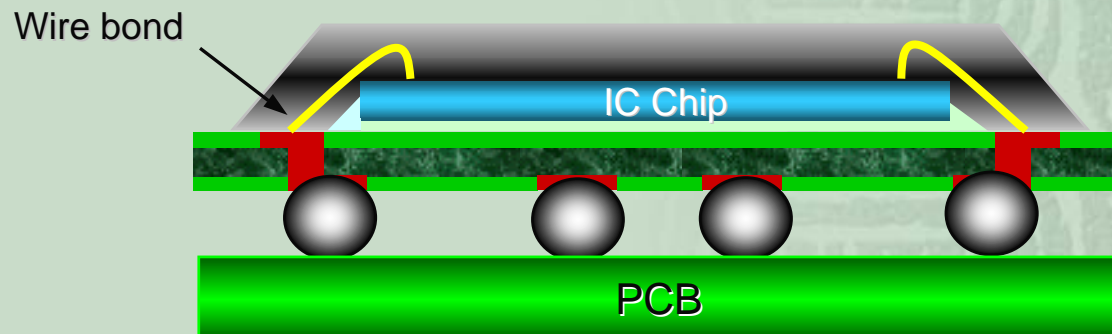
# 高階封裝技術



# 高階封裝技術



V.S.

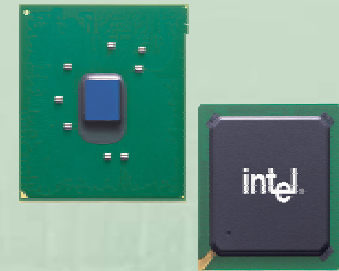




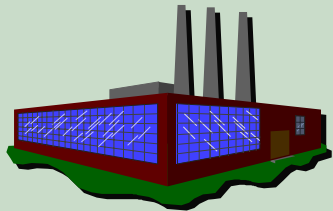
# IC測試流程(Final Test)

## TESTING HOUSE (測試廠)

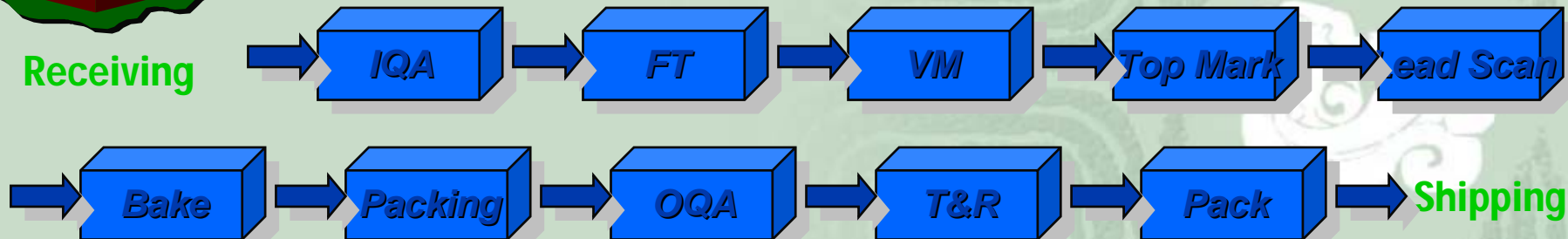
- 老化實驗 (Burn In)
- 最終測試 (Final Test)
- 外觀檢測 (V/M Inspection)



Assy House



Receiving



# 上板測試 (Board Test)

- **B/L ASSEMBLY (板子組裝廠)**

1. 表面粘著 (Surface Mount Technology)
2. 板子組裝 (PCB Module)



- **PRODUCTION LINE (成品組裝廠)**

1. 最終產品 (Final Product)

